

**Semiconductor device suitable for wire bond and flip-chip mounting**

**Patent number:** DE19741436  
**Publication date:** 1998-12-17  
**Inventor:** NEU ACHIM DIPL ING (DE)  
**Applicant:** SIEMENS AG (DE)  
**Classification:**  
- international: H01L23/50  
- european: H01L23/485A  
**Application number:** DE19971041436 19970919  
**Priority number(s):** DE19971041436 19970919

**Report a data error here**

**Abstract of DE19741436**

In a semiconductor device with a multilayer device body including a thermal silicon oxide layer (2) bearing conductive pads (3) for connection of contacts, the pads (3) have a nickel layer (4). The nickel layer (4) is 0.5-2  $\mu\text{m}$  thick and is covered with an oxidation protective conductive metal cover layer (5), especially a 0.005-0.3  $\mu\text{m}$  thick palladium layer, optionally covered with a 20-100 nm thick gold layer, or a 0.1-0.4  $\mu\text{m}$  thick gold layer.

---

Data supplied from the **esp@cenet** database - Worldwide

**THIS PAGE BLANK (USPTO)**



19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

12 Offenlegungsschrift  
10 DE 43 23 799 A 1

51 Int. Cl. 5:  
H 01 L 23/50  
H 01 L 21/58  
H 01 L 21/60  
H 05 K 1/18  
H 05 K 3/34

21 Aktenzeichen: P 43 23 799.1  
22 Anmeldetag: 15. 7. 93  
43 Offenlegungstag: 20. 1. 94

DE 43 23 799 A 1

30 Unionspriorität: 32 33 31  
15.07.92 JP P 4-188308

71 Anmelder:  
Kabushiki Kaisha Toshiba, Kawasaki, Kanagawa, JP

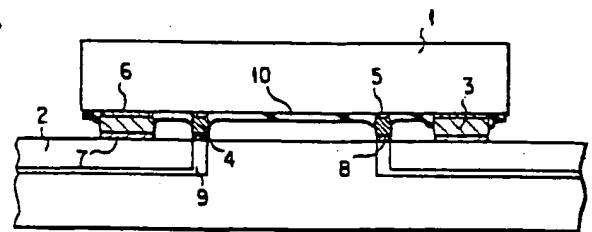
74 Vertreter:  
Feiler, L., Dr.rer.nat.; Hänzler, W., Dipl.-Ing.;  
Kottmann, D., Dipl.-Ing., Pat.-Anwälte, 81675  
München

72 Erfinder:  
Kondoh, You, Yokohama, Kanagawa, JP; Saito,  
Masayuki, Yokohama, Kanagawa, JP; Togasaki,  
Takasi, Yokohama, Kanagawa, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Halbleiteranordnung und Verfahren zu ihrer Herstellung

57 Eine Halbleiteranordnung umfaßt einen Halbleiter-Chip (1) und eine Schaltungsplatine (2). Der Chip (1) weist eine erste Fläche auf, auf welcher ein Hauptbereich geformt ist. Auf dieser Fläche sind zahlreiche Chipelektroden und eine letztere umgebende rahmenförmige Elektrode (6) geformt. Auf den Chipelektroden und der rahmenförmigen Elektrode sind Kontaktwarzen (4) bzw. ein Wandelement (3) aus Lötmetall erzeugt. Die Schaltungsplatine (2) weist eine erste, der ersten Fläche des Chips zugewandte Fläche auf, auf welcher mehrere Platinanelektroden (8) und eine rahmenförmige Elektrode so angeordnet sind, daß sie den Chipelektroden und der rahmenförmigen Elektrode (6) entsprechen. In einem Zustand, in welchem der Chip (1) und die Platine (2) einander zugewandt sind, erfolgt eine Wärmebehandlung, um die Kontaktwarzen (4) und das Wandelement (3) durch Fließlöten gleichzeitig mit der Platine zu verbinden. Das Wandelement (3) verbindet den Chip (1) mit der Platine (2), wobei es den Hauptbereich und die Kontaktwarzen (4) ununterbrochen umschließt, so daß zwischen dem Chip und der Platine im wesentlichen ein geschlossener Raum geformt wird.



DE 43 23 799 A 1

Die Erfindung betrifft eine Halbleiteranordnung und ein Verfahren zu ihrer Herstellung, insbesondere eine Halbleiteranordnung, bei welcher eine Schaltungsplatine und ein Halbleiter-Chip nach der sog. Facedown-Technik (mit der Oberseite nach unten) miteinander verbunden sind.

Aufgrund des jüngsten Fortschritts auf dem Technologiegebiet der integrierten Halbleiterschaltungen oder -schaltkreise werden elektrische Geräte zunehmend kleiner, dünner (flacher) und leistungsfähiger. Aufgrund dieses Trends ist es wesentlich, Halbleiter-Chips auf einer Schaltungs-Platine oder -Karte in hoher Packungsdichte zu montieren. Einige bemerkenswerte Montageverfahren, die diesen Anforderungen genügen, sind die Facedown-, Beam-lead- (Balken-Leiter-) und Tape-Carrier- (Bandträger-) Techniken. Außerdem wird eine Flip-Chip-Methode als zweckmäßige Montagetechnik, um das Erzeugnis kleiner und dünner (flacher) zu gestalten, angesehen.

Fig. 14 zeigt in einer Schnittansicht eine nach der Facedown-Technik zusammengesetzte oder montierte herkömmliche Halbleiteranordnung. Bei der Halbleiteranordnung sind aus Metall, wie Lötmittel oder Nickel, bestehende vorstehende Elektroden, als Kontaktwarzen (bumps) 4 bezeichnet, an sog. Pads bzw. Kissens eines Halbleiter-Chips geformt; die Kontaktwarzen 4 werden mit Elektrodenverbindungsabschnitten einer Schaltungs-Platine 2 ausgefluchtet und an letzterer montiert, worauf der Halbleiter-Chip 1 durch Fließ- oder Aufschmelzlöten mit der Platine 2 verbunden wird.

Da jedoch im allgemeinen eine Differenz im Wärme(aus)dehnungskoeffizienten zwischen Halbleiter-Chip und Schaltungs-Platine besteht, kann sich bei einer Temperaturänderung eine mechanische Spannung an den Kontaktwarzen konzentrieren, was zu einem mechanischen oder elektrischen Bruch und damit zu einem Ausfall der Halbleiteranordnung führen kann. Zur Vermeidung eines solchen Zustands werden derzeit die im folgenden beschriebenen Verfahren oder Methoden angewandt.

Eine erste Methode besteht darin, eine Schaltungs-Platine zu verwenden, deren Wärmeausdehnungskoeffizient von dem des Halbleiter-Chips weniger stark verschieden ist. Beispielsweise ist ein Verfahren vorgeschlagen worden, bei dem als Schaltungs-Platine eine Siliziumplatine, deren Werkstoff der gleiche ist wie der des Chips, oder eine Aluminiumnitridplatine, deren Wärmeausdehnungskoeffizient demjenigen des Chips nahekommt, verwendet wird. Unter den derzeitigen Gegebenheiten sind diese Schaltungs-Platinen jedoch allgemein zu kostenaufwendig für Erzeugnisse für allgemeine Zwecke; sie sind daher auf Spezialanwendungen beschränkt.

Im Hinblick auf diese Gegebenheiten ist die Verwendung der am verbreitetsten angewandten, kostengünstigen Harzplatinen, etwa aus Glas-Epoxyharz, wünschenswert. Da deren Wärmeausdehnungskoeffizient jedoch nahezu sechsmal so groß ist wie der von Silizium, kann ein Bruch aufgrund einer Konzentration mechanischer Spannung an den Kontaktwarzen nicht vermieden werden.

Eine andere Methode besteht darin, den gesamten Halbleiter-Chip mit Harz zu überziehen und damit den Spalt oder Zwischenraum zwischen dem Chip und der Schaltungs-Platine mit Harz zu imprägnieren, um zu verhindern, daß die durch die Differenz der Wärmeaus-

dehnungskoeffizienten von Chip und Platine verursachte mechanische Spannung sich an den Kontaktwarzen konzentriert. Mit dieser Methode kann eine Facedown-Montage auch mit einer Platine aus Aluminium durchgeführt werden, dessen Wärmeausdehnungskoeffizient von dem von Silizium verschieden ist. Diese Methode wird bereits bei teilweise aus Glas-Epoxy (glasfaserverstärktem Epoxyharz) hergestellten Harz-Platinen angewandt und stellt eine ziemlich wirksame Möglichkeit dar, solange sie nicht auf sehr große Chips angewandt wird. Für sehr große Chips ist diese Methode nicht zweckmäßig, weil die Absolutgröße des Verzugs aufgrund der Differenz in den Wärmeausdehnungskoeffizienten groß ist.

Ferner unterliegen die Eigenschaften des Harzes gewisse Einschränkungen. Zwei der wichtigsten Eigenschaften sind der Youngsche Modul oder Elastizitätsmodul und der Wärme(aus)dehnungskoeffizient. Speziell der Elastizitätsmodul muß ziemlich groß sein, um eine mechanische Spannungskonzentration an den Kontaktwarzen zu verhindern, während der Wärme(aus)dehnungskoeffizient des Harzes möglichst dicht bei dem der Kontaktwarzen liegen sollte. Wenn nämlich der Wärme(aus)dehnungskoeffizient des Harzes um mehr als einen bestimmten Betrag größer ist als derjenige der Kontaktwarzen, macht es die Ausdehnung des Harzes selbst unmöglich, die auf die Kontaktwarzen-Anschlußfläche ausgeübte vertikale Kraft zu vernachlässigen. In diesem Fall tritt ein Bruch der Kontaktwarzen in Form eines Abreißen (in a tear-off mode) aufgrund der Differenz im Wärmeausdehnungskoeffizienten zwischen den Kontaktwarzen und dem Vergießharz und nicht aufgrund der Konzentration der mechanischen Spannung an den Kontaktwarzen infolge der Differenz im Wärmeausdehnungskoeffizienten zwischen der Schaltungs-Platine und dem Chip auf. Der Wärme(aus)dehnungskoeffizient der aus Metall bestehenden Kontaktwarzen beträgt im allgemeinen nahezu das Zehnfache desjenigen des Vergieß- oder Gießharzes, so daß auf diese Differenz zurückzuführende Ausfälle oder Brüche in der Praxis nicht vernachlässigt werden können.

Es sind zwei Arten von Kontaktwarzenbruch infolge von Temperaturänderung bekannt. Die eine Art beruht auf normalen Temperaturänderungen. Für normale Facedown-Montage wird ein Temperaturzyklustest in einem Bereich von z. B. -55°C bis +150°C durchgeführt. In diesem Fall auftretende Brüche oder Ausfälle rühren hauptsächlich vom Ermüdungsbruch der Kontaktwarzen durch Wärmespannung her. Dies kann bis zu einem gewissen Grad durch die oben erwähnte Methode des Überziehens des gesamten Halbleiter-Chips mit Harz, so daß Harz in einen Spalt oder Zwischenraum zwischen dem Halbleiter-Chip und der Schaltungs-Platine eindringen kann, vermieden werden.

Die andere Art eines Bruches rührt von der Temperaturänderung beim Fließlöten (reflow) her. Obgleich je nach Art des Lots eine bestimmte Differenz in der Fließlötemperatur vorliegen kann, erfolgt das Fließlöten allgemein bei einer Temperatur von nahezu 200°C oder mehr, worauf ein Abkühlen auf Raumtemperatur erfolgt. Dabei werden die Kontaktwarzen infolge der Wärmeausdehnungskoeffizient-Differenz beansprucht, was zu einem Anfangsbruch führt. Da der Harzvergießvorgang theoretisch nur nach dem Fließlöten verbunden durchgeführt werden kann, ist nicht zu erwarten, daß durch das Vergießen (Einkapseln) mit Harz Ausfälle aufgrund des Anfangsbruchs verhindert werden können.

Weiterhin ist versucht worden, die Zuverlässigkeit der Facedown-Verbindung dadurch zu verbessern, daß die Kontaktwarzen selbst vergrößert werden. Eine Vergrößerung der Kontaktwarzen erschwert jedoch nicht nur die Verbindung in feinen Teilungsabständen, sondern verlängert auch die Bearbeitungszeit und erhöht die Zahl der Arbeitsgänge.

Für die Zukunft kann erwartet werden, daß Halbleiter-Chips zunehmend größere Oberflächen und feinere (Zwischen-)Verbindungen aufweisen werden. Mit einer Vergrößerung der Oberfläche des Halbleiter-Chips vergrößert eine Wärmeausdehnungskoeffizient-Differenz den (die) im Spalt oder Zwischenraum zwischen dem Chip und der Schaltungs-Platine herbeigeführte(n) Verzug oder Verspannung. Mit zunehmend feiner werdenden Verbindungen wird es deshalb immer schwieriger, Kontaktwarzen zu erzeugen, deren Volumen der mechanischen Spannung zu widerstehen vermag. Aus den genannten Gründen ist anzunehmen, daß es zunehmend schwieriger werden wird, von der Wärmeausdehnungskoeffizient-Differenz zwischen dem Halbleiter-Chip und der Schaltungs-Platine herrührende Brüche oder Ausfälle nur durch Verwendung eines Harzes zu unterdrücken.

Bei einer herkömmlichen Festkörper-Kamera, z. B. einer CCD-Anordnung, wie in Fig. 15 dargestellt, ist ein Abbildungselement-Chip 1 an einem Keramikbauteil 19 durch Preßbonden (die bonding) angebracht, wobei Verbindungs- oder Bondingdrähte für elektrische Verbindung benutzt sind, ein Inertgas in das Innere des Bauteils (der Kapsel) eingefüllt ist und eine Abdichtung durch Aufsetzen eines Deckglases 21 auf die Oberseite erreicht ist. Das Deckglas 21 ist mit dem Keramikbauteil 19 mittels Glasbindung oder -klebung und eines Gießharzes 22 verbunden, um eine luftdichte Abdichtung aufrechtzuerhalten. Harz läßt jedoch nicht nur etwas Feuchtigkeit hindurchdringen, sondern absorbiert auch etwas davon, wodurch diese Harzabdichtung eindeutig beeinträchtigt wird. Aus diesem Grund wird Zuverlässigkeit im allgemeinen dadurch sichergestellt, daß der Verbindungsabschnitt des Deckglases 21 mit dem Keramikbauteil 19 vergrößert wird.

Als Folge des höheren Ausbringens von CCD-Vorrichtungen und der niedrigeren Kosten dafür besteht neuerdings ein Bedarf nach kostengünstigeren Bauteilen bzw. Packungen (packages). Für Videokameras und Endoskope ist es besonders wichtig, Festkörper-Abbildungselemente kleiner und leichter auszugestalten. Um diesen Anforderungen zu genügen, ist ein Verfahren vorgeschlagen worden, bei dem eine bisher als Deckglas benutzte Glasplatte oder -scheibe verwendet, auf deren Oberfläche ein Verdrahtungsmuster geformt und der CCD-Chip damit über Kontaktwarzen verbunden wird (vgl. JP-OSen 62-318665 und 1-90618). Nach diesem Verfahren ist es möglich, eine Festkörper-Kamera deutlich kleiner und leichter zu gestalten. Ferner ist ein Verfahren vorgeschlagen worden, bei dem eine durchsichtige organische Schicht auf lichtempfindlichen Pixeln (Bildpunkten) abgelagert, die Schicht durch Behandlung mittels Photolithographie auf gegebenen Pixeln belassen und die restliche durchsichtige organische Schicht durch Wärmebehandlung zu einer halbkonvexen Linse zum Sammeln von Licht geformt wird (vgl. JP-OS 59-68967).

Bei der Erzeugung eines Verdrahtungsmusters auf der beschriebenen Glasplatte ergibt sich ein Problem infolge des auf dem Pixelbereich vorhandenen Harzes, wodurch die Linsenwirkung herabgesetzt wird. Bei die-

sem Verfahren stammt die Linsenwirkung von der Brechzahl-Differenz zwischen der durchsichtigen organischen Schicht der Linse und dem Inertgas oder der Luft, doch kann die gleiche Wirkung nicht von einer Brechzahl-Differenz zwischen dem Gießharz und der durchsichtigen organischen Schicht erwartet werden, weil deren Brechzahlen dicht beeinanderliegen.

Wesentlich ist jedoch, daß eine Festkörper-Kamera sowohl empfindlicher als auch kleiner und leichter sein soll. Aus diesem Grund muß der erstere Punkt mit den beiden letzteren kompatibel gemacht werden. Zur Erzielung der Wirkung (des Effekts) der halbkonvexen Linse ist ein Verfahren vorgeschlagen worden, bei dem eine Gasschicht im Spalt zwischen der Glasplatte und dem CCD-Chip belassen wird (vgl. JP-OS 3-156776). Mit diesem Verfahren ist es möglich, eine Festkörper-Kamera bei niedrigen Kosten kleiner und leichter auszugestalten, ohne die Empfindlichkeit herabzusetzen.

Die Methode des Belassens einer Gasschicht im Spalt zwischen Glasplatte und CCD-Chip wirkt jedoch ein Zuverlässigkeitsproblem auf. Genauer gesagt: wenn eine Festkörper-Kamera in eine Atmosphäre hoher Feuchtigkeit gebracht wird, dringt Feuchtigkeit 24 (Fig. 16) durch das Gießharz 22 in das Bauteil ein, wodurch die Luftfeuchtigkeit in diesem erhöht wird. Plötzliche Temperaturänderungen in der Atmosphäre darin und die Wirkung der im CCD-Betrieb erzeugten Wärme führen zu einem Temperaturgradienten, der Tau kondensieren bzw. sich niederschlagen läßt, wenn die Temperatur der Glasplatte 21 niedriger ist als die der Innenatmosphäre. Es ist bekannt, daß Tau (Kondenswasser) sich speziell im Umfangsabschnitt des Pixelbereichs 25 niederschlägt und an der Oberfläche der Glasplatte 21 anhaftet.

Dies ist deshalb der Fall, weil die Eindringstrecke für die Feuchtigkeit kurz oder der Abdichtbereich des Gießharzes klein ist. Dieser Tauniederschlag hat nicht nur einen unmittelbaren Einfluß auf das Bild, sondern kann auch zu einer Elektronenwanderung durch Ableitung führen. Diese Probleme können durch Vergrößerung des Harz-Abdichtbereichs gelöst werden, was aber zu einem größeren Erzeugnis führen würde. Ferner könnte der Tauniederschlag auch durch Ausfüllen des gesamten Spalts zwischen der Glasplatte und dem CCD-Chip mit Harz, so daß keine Gasschicht im Pixelbereich verbleibt, unterdrückt werden. Hierdurch wird aber die Wirkung der halbkonvexen Linse und damit die Empfindlichkeit herabgesetzt.

Bei der Facedown-Montage solcher CCD-Chips besteht ein Wärmeableitungsproblem. Die CCD-Anordnung verarbeitet Signale vergleichsweise hoher Frequenzen und erzeugt im Betrieb Wärme. Mit ansteigender Temperatur des CCD-Chips vergrößert sich der Dunkelstrom, was eine relative Abnahme der Empfindlichkeit bedingt. Wie oben erwähnt, entweicht bei einer Festkörper-Kamera unter Verwendung eines (einer) Keramikbauteils oder -kapsel gemäß Fig. 15 die erzeugte Wärme zum (zur) Keramikbauteil oder -kapsel, so daß der Temperaturanstieg des CCD-Chips selbst bis zu einem bestimmten Grad unterdrückt werden kann. Da jedoch bei der Facedown-Montage wenige Wärmeübertragungsstrecken vorhanden sind, steigt die Temperatur des CCD-Chips unter Vergrößerung des Dunkelstroms an, was zu einer relativen Abnahme der Empfindlichkeit führt.

Nachteilig an einer herkömmlichen Festkörper-Kamera ist mithin, daß sich dann, wenn versucht wird, ein(e) kleine(s), kostengünstige(s) harzversiegelte(s) Bauteil oder Kapsel zu realisieren, ohne die Empfind-

lichkeit herabzusetzen, eine Verringerung der Zuverlässigkeit, insbesondere eine Abnahme der Feuchtigkeitsbeständigkeit ergibt.

Neben dem Bauteil- oder Kapsel(ungs)problem besteht auch ein ernstliches Zuverlässigkeitsproblem bei den Kontaktwarzen selbst bei Anwendung der Facedown-Montage, etwa der Flip-Chip-Methode. Insbesondere umfassen die bei der Flip-Chip-Montage benutzten herkömmlichen Kontaktwarzen gemäß Fig. 17 Lötmetallkontaktwarzen. Eine Kontaktwarze 43 ist dabei über eine Barrieren- oder Sperrmetallschicht 42 mit einem auf der Oberfläche eines Halbleiter-Chips 1 geformten sog. Aluminium-Elektrodenpad 5 verbunden, um welches herum eine Isolierschicht 41 ausgebildet ist, in der eine das Elektrodenpad 5 freilegende Öffnung vorgesehen ist. Die Barrierenmetallschicht 42 ist so geformt, daß sie das Elektrodenpad 5 über die Öffnung bedeckt; sie wird durch Ausbildung einer Chrom- oder Titanschicht durch Aufdampfen oder Zerstäuben geformt, worauf nacheinander durch Aufdampfen oder Zerstäuben eine Kupfer- oder Nickelschicht und eine Goldschicht auf ihr erzeugt werden. Auf dieser Schicht wird durch Elektrogalvanisieren oder Aufdampfen eine Kontaktwarze 43 ausgebildet, wofür z. B. Lötmetall mit 95% Blei und 5% Zinn verwendet wird. Sodann wird erforderlichenfalls der Abschnitt der Barrierenmetallschicht 42, der von dem Bereich unter der Kontaktwarze 43 verschieden ist, weggeätzt. Schließlich wird der geätzte Bereich zum Schmelzen in einer Stickstoffatmosphäre erwärmt, um damit die Kontaktwarze 43 zu formen.

Ein Beispiel einer auf einer Platte oder Platine einer Halbleiteranordnung vorgesehenen Flip-Chip-Anordnung mit auf die genannte Weise ausgebildeten Kontaktwarzen ist in Fig. 18 dargestellt. Die Kontaktwarzen 43 am Halbleiter-Chip 1 werden zunächst an der mit Verbindungselektroden versehenen Verdrahtungs-Platine 2 an den Bereichen entsprechend den Kontaktwarzen so positioniert, daß jede Kontaktwarze einer entsprechenden Verbindungselektrode 8 zugeordnet ist, worauf der Halbleiter-Chip 1 auf der Verdrahtungs-Platine 2 plaziert wird. Zu diesem Zeitpunkt wird nötigenfalls ein Flußmittel auf die Verdrahtungs-Platine 2 aufgebracht. Anschließend wird durch erneutes Aufschmelzen der Kontaktwarzen 43 der Halbleiter-Chip 1 mit der Verdrahtungs-Platine 2 verbunden.

Durch den Druck, der dabei durch den aufgelegten Halbleiter-Chip und dessen Eigengewicht beim Aufschmelzen der Kontaktwarzen einwirkt, wird die Höhe jeder Kontaktwarze verkleinert, während ihre Breite vergrößert wird. Nach dem Verbinden sind mithin die Kontaktwarzen niedriger als bei oder nach ihrer Ausbildung; die tatsächliche Höhe der Kontaktwarze beträgt nahezu 50% ihrer Breite. Da sich die Breite jeder Kontaktwarze beim Verbindungsvorgang vergrößert und sich demzufolge der Abstand zwischen den Lötmetall-Kontaktwarzen verkleinert, entsteht die Gefahr für einen Kurzschluß zwischen benachbarten Kontaktwarzen. In der Praxis ist es deshalb nötig, den Abstand zwischen den Kontaktwarzen größer auszulegen als deren Höhe. Infolgedessen ist es schwierig, den Abstand zwischen den Kontaktwarzen für kleinere Teilungsabstände (pitches) zu verkürzen.

Zur Vermeidung dieses Problems ist eine Kontaktwarzenstruktur gemäß Fig. 10 vorgeschlagen worden, bei welcher ein niedrigschmelzendes Metall, wie Lötmetall, den Kern aus einem hochschmelzenden Metall, wie Kupfer, bedeckt. Bei dieser Ausgestaltung sind die Vorgänge bis zur Erzeugung der Barrierenmetallschicht 42

die gleichen, wie sie für die Anordnung nach Fig. 17 angegeben wurden. Sodann wird ein Resistmuster für Metallisierung auf der Barrierenmetallschicht 42 ausgebildet, worauf eine säulenförmige, hochschmelzende Kernschicht 44 aus Kupfer oder Nickel durch Galvanisieren selektiv geformt wird. Ferner wird durch Galvanisieren eine Lötmetallschicht 45 auf der Kernschicht 44 ausgebildet. Durch Fließlöten (mittels) der Lötmetallschicht wird eine Kontaktwarze ausgebildet, die in diesem Fall so geformt ist, daß die Lötmetallschicht 45 die Kernschicht 44 im Zentrum umschließt.

Ein Beispiel einer Flip-Chip-Anordnung einer auf diese Weise auf einer Platine gebildeten Halbleiteranordnung ist in Fig. 20 dargestellt. Der Halbleiter-Chip 1 mit den Kontaktwarzen und die Verdrahtungs-Platine 2 mit Anschluß- oder Verbindungselektrodenpads 8 werden positioniert, indem die Kontaktwarzen am Chip 1 mit den Pads 8 an der Verdrahtungs-Platine 2 in Übereinstimmung gebracht werden und sodann der Chip 1 auf der Platine 2 aufgelegt wird. Danach wird die Löttschicht 45 (wieder) aufgeschmolzen. Nach dem Abkühlen und Erstarren der Lötmetallschicht verbinden die Kontaktwarzen den Halbleiter-Chip 1 mit der Verdrahtungs-Platine 2.

Da hierbei die Höhe der Kontaktwarzen durch die Kernschichten 44 bestimmt wird, kann ihre Breite nach dem Verbinden nicht zu groß werden. Diese Methode bietet den Vorteil, daß der Abstand zwischen den Kontaktwarzen auf einen kleineren Teilungs- oder auch Mittenabstand als bei den Beispielen nach den Fig. 17 und 18 eingestellt werden kann, weil dabei keine Möglichkeit für einen Kurzschluß zwischen benachbarten Kontaktwarzen besteht.

Da jedoch bei diesem Beispiel die Kernschicht 44 härter ist als die Lötmetallschicht 45, konzentriert sich dann, wenn die Kontaktwarze nach dem Verbinden eine Verformung (Verzug oder Verspannung) durch von außen einwirkende Kräfte erfährt, die Verformung auf die Lötmetallschicht 45. Die Fig. 21A und 21B veranschaulichen schematisch eine(n) solche(n) Kontaktwarzenverformung oder -verzug. Fig. 21A zeigt einen Verzug der Lötmetall-Kontaktwarze nach Fig. 17, und Fig. 21B zeigt einen Verzug der Kontaktwarze nach Fig. 19. Gemäß Fig. 21A ist die Kontaktwarze stark verformt bzw. verzogen. Bei Verwendung der Kernschicht 44 konzentriert sich der Verzug auf den Bereich 46 zwischen der Kernschicht 44 in der Lötmetallschicht 45 und der Verdrahtungs-Platine 2, so daß in diesem Bereich leichter ein Bruch auftreten kann und dadurch die (Betriebs-) Zuverlässigkeit der Anordnung beeinträchtigt wird.

Für eine Vergrößerung der Anschluß- oder Verbindungsdichte durch Verkleinerung des Abstands zwischen benachbarten Elektroden ist es somit nötig, die Verformung (Verzug oder Verspannung) der Kontaktwarzen beim Verbindungsvorgang zu unterdrücken und damit ein gegenseitiges Kurzschließen benachbarter Elektroden infolge der Abnahme der Kontaktwarzenhöhe beim Verbindungsvorgang zu verhindern. Wenn zu diesem Zweck ein harter Werkstoff für den Kern der Kontaktwarze benutzt wird, ergibt sich das Problem, daß ein(e) Verformung oder Verzug aufgrund von unter Benutzungsbedingungen nach dem Verbinden von außen einwirkender Kraft sich auf die weichen Bereiche der Kontaktwarze konzentriert, was zu einer Beeinträchtigung der Zuverlässigkeit des Verbindungsbereichs führt.

Die nach der herkömmlichen Facedown-Technik montierten Halbleiteranordnungen sind demzufolge mit

einem Problem behaftet: Infolge der unterschiedlichen Wärme(aus)dehnungskoeffizienten von Halbleitersubstrat und Schaltungsplatine tritt eine mechanische Spannung auf, die fehlerhafte Verbindungen oder Anschlüsse bedingt.

Insbesondere bei einer herkömmlichen Festkörper-Kamera wirft das Betreiben, ein(e) kostensparende(s), kleinere(s) harzgekapselte(s) Bauteil oder Kapsel zu realisieren, ohne die Empfindlichkeit zu beeinträchtigen, das Problem einer Herabsetzung der Zuverlässigkeit, speziell der Feuchtigkeitsbeständigkeit auf.

Ferner ist für die Verbindung nach Facedown-Technik unter Verwendung von Kontaktwarzen ein Verfahren vorgeschlagen worden, bei dem, wie beschrieben, eine säulenförmige Kernschicht eines hohen Schmelzpunkts im Zentrum (der Kontaktwarze) vorgesehen wird, um damit die Anschluß- oder Verbindungsdichte zu erhöhen. Dieses Verfahren ist allerdings mit dem Problem behaftet, daß durch externe Kräfte verursachte Verformung sich auf den den Kern umgebenden Bereich des Lötmaterials konzentriert, wodurch die Zuverlässigkeit (der Anordnung) letztlich beeinträchtigt wird.

Eine Aufgabe der Erfindung ist damit die Schaffung einer Facedown-Halbleiteranordnung, die für thermische Spannung unempfindlich ist.

Im Zuge dieser Aufgabe bezweckt die Erfindung auch die Schaffung eines ausgezeichnet feuchtigkeitsbeständigen, kostensparenden Festkörper-Kamerabauteils.

Ferner bezweckt die Erfindung die Schaffung einer Halbleiteranordnung mit höchst zuverlässigen Kontaktwarzen, mit denen die Anschluß- oder Verbindungsdichte erhöht werden kann.

Gegenstand der Erfindung ist eine Halbleiteranordnung, umfassend: einen Halbleiter-Chip mit einer ersten Fläche, auf der ein Hauptbereich geformt ist, eine Anzahl von auf der ersten Chip-Fläche ausgebildeten Chipelektroden, eine dem Chip zugewandt oder gegenüberstehend angeordnete Schaltungsplatine mit einer ersten Fläche, welche der ersten Fläche des Chips zugewandt ist, eine Anzahl von auf der Platine in Entsprechung zu den Chipelektroden angeordneten Platinenelektroden, eine Anzahl von Kontaktwarzen zum Verbinden der Chipelektroden mit den Platinenelektroden auf einer 1 : 1-Basis, wobei die Kontaktwarzen aus Lötmetall bestehen, und ein mit der ersten Fläche des Chips sowie der ersten Fläche der Platine verbundenes und zur Verbindung zwischen dem Chip und der Platine beitragendes Wandelement, das aus einem Lötmetall hergestellt und so angeordnet ist, daß es die Kontaktwarzen nicht berührt.

Gegenstand der Erfindung ist auch eine Halbleiteranordnung, umfassend: einen Halbleiter-Chip mit einer ersten Fläche, auf der ein Hauptbereich geformt ist, eine Anzahl von auf der ersten Chip-Fläche ausgebildeten Chipelektroden, eine dem Chip zugewandt oder gegenüberstehend angeordnete Schaltungsplatine mit einer ersten Fläche, welche der ersten Fläche des Chips zugewandt ist, eine Anzahl von auf der Platine in Entsprechung zu den Chipelektroden angeordneten Platinenelektroden, eine Anzahl von Kontaktwarzen zum Verbinden der Chipelektroden mit den Platinenelektroden auf einer 1 : 1-Basis, wobei die Kontaktwarzen aus Lötmetall bestehen, und ein mit der ersten Fläche des Chips sowie der ersten Fläche der Platine verbundenes und zur Verbindung zwischen dem Chip und der Platine beitragendes Wandelement, welches den Hauptbereich ununterbrochen umgibt oder umschließt und damit im wesentlichen einen geschlossenen Raum zwischen dem

Chip und der Platine bildet.

Gegenstand der Erfindung ist ferner ein Verfahren zur Herstellung von Halbleiteranordnungen, umfassend die folgenden Schritte: Ausbilden einer Anzahl von Chipelektroden auf einer ersten Fläche eines Halbleiter-Chips, auf dem ein Hauptbereich geformt ist, Formen einer Anzahl von mit den Chipelektroden verbundenen Kontaktwarzen und eines Wandelements in solcher Anordnung, daß es die Kontaktwarzen nicht berührt, auf der ersten Fläche des Chips, wobei die Kontaktwarzen und das Wandelement aus Lötmetall hergestellt werden, Ausbilden einer Anzahl von Platinenelektroden auf einer ersten Fläche einer Schaltungsplatine, derart, daß sie den Chipelektroden entsprechen bzw. mit diesen übereinstimmen, Anordnen des Chips und der Platine in der Weise, daß sie einander gegenüberstehen oder zugewandt sind, derart, daß die erste Fläche des Chips der ersten Fläche der Platine zugewandt ist und jede der Kontaktwarzen eine entsprechende der Platinenelektroden berührt, und Wärmebehandeln des Chips und der Platine, während sie einander zugewandt bleiben, sowie gleichzeitiges Fließlötverbinden der Kontaktwarzen und des Wandelements mit der Platine.

Bei der oben umrissenen Anordnung dient das Wandelement zum Unterdrücken der Wärmeausdehnung der Schaltungsplatine und zum Absorbieren von thermischer Spannung oder Wärmespannung, anstatt diese von den Kontaktwarzen aufnehmen zu lassen. Da die Kontaktwarzen und das Wandelement mit gleichem oder ähnlichem Wärme(aus)dehnungskoeffizienten ausgelegt sind, ist das Auftreten einer senkrecht zur Übergangsfläche gerichteten Kraft weniger wahrscheinlich. Da zudem das Wandelement im gleichen Arbeitsgang mit den Kontaktwarzen verbunden werden kann, kann ein Bruch der Kontaktwarzen einschließlich Anfangs- und Ermüdungsbruch, aufgrund von Temperaturänderung vermieden werden.

Da weiterhin eine erfindungsgemäße Halbleiteranordnung ein außenseitig um den Hauptbereich des Halbleiter-Chips herum angeordnetes Lötmetall-Wandelement aufweist, wird hierdurch eine zweckmäßige Abdichtwirkung zum Trennen des Hauptbereichs gegenüber der Außenluft gewährleistet. Da zudem das Wandelement eine größere Kontaktfläche als die Kontaktwarzen aufweist, bietet es wesentlich mehr Wärmeableitungsstrecken als die Verbindung lediglich über die Kontaktwarzen. Das Wandelement kann daher bei Halbleiteranordnungen, die viel Wärme erzeugen, wie Leistungselemente, angewandt werden.

Weitere Wirkungen sind eine Verbesserung der Zellausrichtung oder -justierung (cell alignment) bei der Montage unter Nutzung der Oberflächenspannung des Lötmetallrahmens und eine elektrische Abschirmwirkung für den Fall, daß es sich beim Halbleiter-Chip um ein Hochfrequenzelement handelt.

Insbesondere dann, wenn der Halbleiter-Chip ein CCD-Chip ist, kann bei Ausbildung des Wand- oder Rahmenelements aus einem Werkstoff einer guten Wärmeleitfähigkeit die vom Chip erzeugte Wärme zur Glasplatte entweichen, wodurch ein Anstieg der Chip-Temperatur unterdrückt werden kann. Die Erwärmung der Oberfläche der Glasplatte durch die Wärme vom Chip verhindert das Auftreten einer Taukondensation. Außerdem verhindert das Wandelement das Fließen des Gießharzes in den Pixelbereich, so daß ohne weiteres ein Spalt oder Zwischenraum zwischen der Glasplatte und dem Chip aufrechterhalten werden kann.

Darüber hinaus sind die Kontaktwarzen mit einer er-

sten und einer zweiten Tragschicht (supporting layer) aus einem ersten bzw. zweiten Lötmetall versehen, welche Schichten stapelartig übereinander angeordnet sind. Die zweite Tragschicht kann dünner sein und einen niedrigeren Schmelzpunkt sowie eine größere Fließspannung (bei Raumtemperatur) als die erste Tragschicht aufweisen. Durch Verbinden des Chips mit der Platte bei einer Temperatur nahe der Erweichungstemperatur der zweiten Tragschicht kann dabei ein Anschmelzen (fused) und ein Verformen der ersten Tragschicht verhindert werden. Demzufolge besteht dabei nur eine geringe Möglichkeit oder Gefahr für einen Kurzschluß zwischen benachbarten Kontaktwarzen, so daß der Abstand zwischen den Elektroden auf einen kleineren Teilungs- oder Mittenabstand (pitch) eingestellt werden kann. Die Kontaktwarzen können vor und nach dem Verbinden jeweils nahezu die gleiche Höhe behalten. Da die Fließspannung (oder auch Streckgrenze) der ersten Tragschicht bei nahezu Raumtemperatur niedriger ist als die der zweiten Tragschicht, wird dann, wenn die Kontaktwarzen nach dem Verbinden durch eine externe oder von außen einwirkende Kraft verformt werden, die erste Tragschicht durchgehend verformt, mit dem Ergebnis, daß sich ein Verzug durch die gesamte erste Tragschicht hindurch verteilt.

Im folgenden sind bevorzugte Ausführungsformen der Erfindung im Vergleich zum Stand der Technik anhand der Zeichnung näher erläutert. Es zeigen:

Fig. 1 eine im Längsschnitt gehaltene Darstellung einer Halbleiteranordnung gemäß einer ersten Ausführungsform der Erfindung,

Fig. 2 eine Querschnittsdarstellung der Halbleiteranordnung,

Fig. 3 eine (schematische) Darstellung zur Verdeutlichung der Funktion der Halbleiteranordnung,

Fig. 4 eine (schematische) Darstellung zur Verdeutlichung der Funktion der Halbleiteranordnung,

Fig. 5 eine Längsschnittsdarstellung einer Halbleiteranordnung gemäß einer zweiten Ausführungsform der Erfindung,

Fig. 6A bis 6E Darstellungen der Abfolge von Fertigungsvorgängen bei der Halbleiteranordnung gemäß der zweiten Ausführungsform,

Fig. 7 eine Querschnittsdarstellung einer Halbleiteranordnung gemäß einer dritten Ausführungsform der Erfindung,

Fig. 8 eine Querschnittsdarstellung einer Halbleiteranordnung gemäß einer vierten Ausführungsform der Erfindung,

Fig. 9 eine Längsschnittsdarstellung der Halbleiteranordnung gemäß der vierten Ausführungsform,

Fig. 10 eine (schematische) Darstellung zur Erläuterung der Funktion der vierten Ausführungsform,

Fig. 11 eine Längsschnittsdarstellung einer Kontaktwarze bei einer Halbleiteranordnung gemäß einer fünften Ausführungsform der Erfindung,

Fig. 12A bis 12E Darstellungen der Abfolge von Fertigungsvorgängen bei der Kontaktwarze im Zusammenhang mit der fünften Ausführungsform,

Fig. 13A bis 13C Schnittansichten zur Darstellung der Abfolge der Montage an der Verdrahtungsplatine der Halbleiteranordnung,

Fig. 14 eine Längsschnittsdarstellung einer herkömmlichen Halbleiteranordnung,

Fig. 15 eine Längsschnittsdarstellung einer anderen herkömmlichen Halbleiteranordnung,

Fig. 16 eine Längsschnittsdarstellung noch einer anderen herkömmlichen Halbleiteranordnung,

Fig. 17 eine Längsschnittsdarstellung einer Kontaktwarze bei einer herkömmlichen Halbleiteranordnung,

Fig. 18 eine Darstellung zur Erläuterung der Funktion der Kontaktwarze,

Fig. 19 eine Längsschnittsdarstellung einer Kontaktwarze bei einer weiteren herkömmlichen Halbleiteranordnung,

Fig. 20 eine Darstellung zur Erläuterung der Funktion der Kontaktwarze und

Fig. 21A und 21B Darstellungen zur Verdeutlichung der Funktion der Kontaktwarze.

Eine in den Fig. 1 und 2 dargestellte Halbleiteranordnung gemäß einer ersten Ausführungsform der Erfindung ist dadurch gekennzeichnet, daß ein Halbleiter-Chip 1 mit einer Schaltungsplatine 2 über ein aus Lötmetall bestehendes Wandelement 3 sowie innerhalb des Wandelements geformte Kontaktwarzen 4 verbunden ist. Insbesondere sind auf dem Halbleiter-Chip 1 Signalelektrodenherausführ-Anschlußpads 5 und ein rahmenförmiges Pad 6, das aus dem gleichen Werkstoff und im gleichen Arbeitsgang wie die Anschlußpads geformt worden ist, vorgesehen. Das Lötmetall-Wandelement 3 ist zwischen dem rahmenförmigen Pad 6 und einer rahmenförmigen Elektrode 7 auf der Schaltungsplatine 2 verbunden bzw. gebonded. Auf ähnliche Weise sind Anschlußelektroden 8 auf der Schaltungsplatine 2 mit den Kontaktwarzen 4 verbunden bzw. gebonded. Beim vorliegenden Beispiel sind die Anschlußelektroden 8 über Öffnungen mit internen Drähten bzw. Leitern 9 verbunden.

Die rahmenförmige Elektrode 7 und die Anschlußelektroden 8 werden dadurch erhalten bzw. geformt, daß Titan, Nickel und Gold in dieser Reihenfolge auf einer Aluminiumschicht laminiert werden. Bei dieser Ausführungsform wird die rahmenförmige Elektrode 7 als Blindelektrode (dummy) benutzt. Sie kann jedoch auch als eine der Signalleitungen benutzt werden. Insbesondere dann, wenn es sich bei der Halbleiteranordnung um ein Hochfrequenzelement handelt, wird durch Verwendung der Elektrode 7 als Masseleitung eine Abschirmwirkung erzielt.

Die obere Hälfte von Fig. 2 enthält eine Darstellung des Halbleiter-Chips 1, von der Verbindungs- bzw. Übergangsfläche von Wandelement 3 und Kontaktwarze 4 sowie Elektroden 7 und 8 gesehen, während die untere Hälfte eine Darstellung enthält, welche die Schaltungsplatine 2 von der Verbindungs- oder Übergangsfläche her zeigt. Das Lötmetall-Wandelement 3 ist längs einer Spaltlinie ausgebildet. Innerhalb des Wandelements sind Kontaktwarzen 4 aus einem Lötmetall der gleichen Zusammensetzung ausgebildet. Auf der Schaltungsplatine 2, deren Hauptwerkstoff Glas-Epoxy (glasfaserverstärktes Epoxyharz) ist, sind die rahmenförmige Elektrode 7 und die Anschlußelektroden 8 in Positionen entsprechend denen des Wandelements 3 bzw. der Kontaktwarzen 4 geformt. Die Kontaktwarze 4 besitzt eine Größe von etwa  $100 \times 100 \mu\text{m}$  bei  $50 \mu\text{m}$  Höhe, und das Wandelement 3 ist etwa  $300 \mu\text{m}$  breit und  $50 \mu\text{m}$  hoch.

Durch Ausbildung des Wandelements 3 in der Weise, daß es den aktiven Bereich oder Aktivbereich des Halbleiter-Chips 1 umschließt, kann der Aktivbereich von der Außenluft getrennt sein. Die Abdichtwirkung kann dadurch verbessert sein, daß der Vorgang des Fließlötens und Bondens der Kontaktwarzen 4 und des Wandelements 3 an der Schaltungsplatine 2 in einer Inertgasatmosphäre, z. B. einer Stickstoffatmosphäre, stattfindet. Da der Aktivbereich durch den Chip selbst, die



Schaltungsplatine und das Wandelement gegenüber der Außenumgebung getrennt oder isoliert ist, kann insbesondere dann, wenn es sich bei der Halbleiteranordnung um ein Hochfrequenzelement handelt, eine elektrische Abschirmwirkung erwartet werden.

Bei der Drahtbondingmontage nach herkömmlicher Faceup-Technik steht die Rückseite des Chips in unmittelbarer Berührung mit der Platine, so daß Wärme von der Rückseite her abgeleitet werden kann. Da im Gegensatz dazu bei der Facedown-Montage die Wärmeableitungsstrecken auf die Kontaktwarzen begrenzt sind, besteht bei der herkömmlichen Facedown-Verbindung ein Wärmeableitungsproblem. Wenn die Kontaktwarzen feiner bzw. kleiner ausgebildet werden, wird ihre Kontaktfläche klein, so daß demzufolge eine Begrenzung für die Wärmeableitung nur über die Kontaktwarzen besteht. Zur Vermeidung dieses Problems ist ein Verfahren vorgeschlagen worden, bei dem an der Rückseite des Chips ein Wärmesumpf oder Kühlkörper vorgesehen wird oder aber Wärmeableitungskontaktwarzen vorgesehen werden. Nachteilig an diesen Verfahren ist, daß sich die Zahl der Einzelteile vergrößert, die Arbeitsgänge kompliziert werden und die Wärmeableitung nicht ausreichend ist.

Im Gegensatz dazu kann eine Halbleiteranordnung gemäß der Erfindung gute Wärmeableitungswirkungen gewährleisten. Beispielsweise besitzt bei dieser Ausführungsform ein Chip eine Größe von etwa  $6 \times 6$  mm; die Zahl der Pads (Anschlußstellen) beträgt etwa 40. Die Kontaktfläche der Kontaktwarze beträgt damit etwa  $0,4 \text{ mm}^2$ , während diejenige des Wandelements  $4,0 \text{ mm}^2$  beträgt, was bedeutet, daß das Wandelement im Vergleich zur Kontaktwarze etwa eine zehnmal größere Kontaktfläche aufweist. Hieraus ist ersichtlich, daß durch die Ausbildung des Wandelements die Wärmeableitungswirkung im Vergleich zur Anordnung mit nur den Kontaktwarzen beträchtlich verbessert wird. Da das Wandelement auf der gleichen Fläche, welche den als Wärmeerzeugungsquelle wirkenden Aktivbereich enthält, geformt ist oder wird, gewährleistet es eine Wärmeableitungswirkung, die gleich groß oder größer ist als bei der Faceup-Anordnung.

Weiterhin weist bei dieser Ausführungsform das Wandelement etwa ein Zehntel der Abdicht- oder Versiegelungsfläche auf, die für das Harzversiegeln bzw. -vergießen nötig ist. Da der Elastizitätsmodul des Gießharzes etwa ein Zehntel desjenigen der üblichen Lötmaterialien beträgt, ist bei dieser Ausführungsform der Wärmeausdehnungs-Unterdrückungseffekt nahezu der gleiche wie bei der Harzversiegelung. Durch Verwendung eines Werkstoffs, dessen Elastizitätsmodul höher ist als derjenige eines Lötmaterials, oder durch größere Ausbildung des Wandelements kann eine zuverlässigere Halbleiteranordnung geschaffen werden, die Temperaturänderungen auszuhalten vermag.

Weitere und zusätzliche Wirkungen liegen in der Selbstjustierung beim Fließlöten und in der Steuerung der Kontaktwarzenform.

Im folgenden ist zunächst die Wirkung der Selbstjustierung erläutert. Bei der Lötmetallverbindung kann allgemein die Wirkung einer Selbstjustierung unter Nutzung der Oberflächenspannung erwartet werden. Wenn das Lötmetall beim Fließlöten aufschmilzt und flüssig wird, nehmen die Lötmetall-Kontaktwarzen 4 gemäß Fig. 3 unter ihrer Oberflächenspannung die stabilste Form an. Für die Anschlußelektroden 8 wird ein Werkstoff benutzt, der eine gute Benetzbarkeit durch Lötmetall zeigt. Solange die Elektroden keine spezielle

Form besitzen, ist das Lötmetall bestrebt, die Anschlußpads 5 am Halbleiter-Chip 1 auf dem kürzesten Wege mit den Anschlußelektroden 8 auf der Schaltungsplatine 2 zu verbinden. Die zu diesem Zeitpunkt bestehende Kraft ist dem Volumen des Lötmetalls proportional.

Bei der Facedown-Montage unter Verwendung herkömmlicher Kontaktwarzen erfolgt die Verbindung nur über die Kontaktwarzen, wobei die Verbindungskraft so klein ist, daß sie für die Erzielung der Selbstjustierung nicht in jedem Fall ausreicht. Da in jüngster Zeit die Kontaktwarzenabstände immer kleiner wurden, traten Störungen dahingehend auf, daß sich Brücken bildeten oder die Kontaktwarzen im Anfangszustand die betreffenden Elektroden überhaupt nicht berührten. Zur Vermeidung dieser Störungen ist es wesentlich, eine höchst genau arbeitende Bondingmaschine zu entwickeln, was mit erheblichen Kosten verbunden ist. Erfindungsgemäß kann dagegen durch Vorsehen des Wandelements 3 einer größeren Kontaktfläche zur Herbeiführung einer größeren Kraft (vgl. Fig. 3) die Selbstjustierung verbessert werden.

Nachstehend ist die Wirkung der Steuerung der Kontaktwarzenform erläutert. Für das Absorbieren von Verspannungen oder Verzug aufgrund einer Differenz in den Wärmeausdehnungskoeffizienten ist eine hohe zylindrische Kontaktwarze oder eine trommelförmige Kontaktwarze ideal. Wenn gemäß Fig. 4 eine Lötmetall-Kontaktwarze 4 auf natürliche Weise einem Fließlöten unterworfen wird, erhält sie eine Form wie eine symmetrische Trommel, deren Seitenabschnitte ausgebeult oder ausgewölbt sind. Die Form wird durch das Volumen an Lötmetall, das Gewicht des Chips sowie die Form und Größe des benetzten Elektrodenabschnitts bestimmt. Um diese Form in eine ideale Form zu überführen, ist es daher nötig, Verbesserungen bei der Anordnung und den Montagearbeitsgängen oder ein Abstandstück vorzusehen. Erfindungsgemäß kann dagegen durch Vergrößerung des Lötmetallvolumens des Wandelements 3 oder durch Steuerung der Größe der rahmenförmigen Elektrode 7 die Form der Kontaktwarze 4 unter Nutzung der Kraft, die durch das das Wandelement 3 bildende Lötmetall erzeugt wird, in idealer Weise gesteuert werden.

Für diese Ausführungsform wird auf eine detaillierte Erläuterung der Montagearbeitsgänge verzichtet. Die Verbindung der Kontaktwarzen erfolgt gleichzeitig mit derjenigen des Wandelements. Auch bei einer Abkühlung von der Fließlöttemperatur auf Raumtemperatur wird daher eine Verspannung oder ein Verzug aufgrund der unterschiedlichen Wärmeausdehnungskoeffizienten von Kontaktwarze und Wandelement unterdrückt, wodurch die Möglichkeit für einen anfänglichen Bruch verringert wird. Da weiterhin die Kontaktwarze und das Wandelement aus dem gleichen Lötmetallmaterial bestehen, besteht theoretisch keine Möglichkeit dafür, daß eine Wärmeausdehnung aufgrund einer Temperaturänderung eine vertikale Verspannung hervorruft.

Im folgenden ist eine zweite Ausführungsform der Erfindung erläutert.

Während bei der ersten Ausführungsform ein einer Halbleiteranordnung gemäß der Erfindung ausschließlich zugeordneter Halbleiter-Chip benutzt wird, verwendet die zweite Ausführungsform gemäß Fig. 5 einen Mehrzweck-Halbleiter-Chip.

Der Grundaufbau ist dabei derart, daß bei einem Mehrzweck-Halbleiter-Chip 1 mit längs des Umfangsabschnitts des Chips vorgesehenen Anschlußpads 5 Umordnungsdrähte bzw. -leitungen 12 auf einer ersten Iso-

lierschicht 11 zur Verlegung der Anschlußpads zur Mitte des Chips vorgesehen sind und ein Wandelement 3 auf einer zweiten Isolierschicht 13 angeordnet ist, die auf der ersten Isolierschicht geformt ist.

Die Fig. 6A bis 6E veranschaulichen schematisch und allgemein die Fertigungsschritte bei der Halbleiteranordnung.

Da sich bei einem Mehrzweck-Halbleiter-Chip die Anschlußpads im allgemeinen im Umfangsabschnitt des Chips 1 befinden, ist dabei kein Raum für das Anordnen eines Wandelements zwischen dem Pad und einer Spaltlinie (dicing line) vorhanden. Selbst wenn unter diesen Bedingungen ein Wandelement geformt wird, begünstigt dies einfach die Verkleinerung der Breite, wodurch es unmöglich wird, zufriedenstellende Wirkungen bezüglich des Versiegeln und der Unterdrückung einer Wärmeausdehnung zu gewährleisten. Daher wird nach dem Verlegen der Anschlußpads in Richtung auf die Mitte ein Wandelement im Umfangsbereich geformt.

Zunächst wird gemäß Fig. 6A eine erste Isolierschicht 11 aus Polyimid mit einer Dicke von etwa 5 auf einem Anschlußpad 5 erzeugt, während auf dem Halbleiter-Chip 1 eine Passivierschicht 10 erzeugt wird. Sodann wird auf photolithographischem Wege in der ersten Isolierschicht 11 ein Öffnungsabschnitt in einer dem Anschlußpad 5 entsprechenden Position ausgebildet. Als nächstes wird gemäß den Fig. 6B und 6C ein Umordnungsdrahtleiter 12 vom Öffnungsabschnitt zum Mittelabschnitt geführt, wobei der Leiter durch Laminieren von Titan und Kupfer in dieser Reihenfolge gebildet wird. Anschließend wird eine etwa 10 µm dicke zweite Isolierschicht 13 aus Polyimid erzeugt. Weiterhin wird in der zweiten Isolierschicht 13 auf photolithographischem Wege eine Öffnung so ausgebildet, daß sie dem in die Nähe der Mitte umgeordneten Anschlußpad entspricht.

Daraufhin wird gemäß Fig. 6D ein rahmenförmiges Pad 6 aus einer Titan-Kupfer-Schichtstruktur nahe einer Spaltlinie 14 oberhalb des Anschlußpads 5 ausgebildet. Das rahmenförmige Pad 6 braucht nicht notwendigerweise oberhalb des Anschlußpads 5 platziert zu sein. Schließlich werden gemäß Fig. 6E ein Wandelement 3 und eine Kontaktwarze 4, die jeweils aus einem Lötmetall bestehen, durch Galvanisieren erzeugt. Hierbei kann die Dicke der Lötmetallgalvanisierung etwa 50 µm betragen.

Bei einem Beispiel der Ausbildung des Wandelements 3 und der Kontaktwarze 4 auf diese Weise werden diese nach der Entfernung eines Resists mit der Schaltungsplatine ausgerichtet, worauf eine Fließlötverbindung hergestellt wird.

Mittels dieser Arbeitsgänge kann eine Halbleiteranordnung gemäß der Erfindung unter Verwendung von Mehrzweck-Chips und nicht nur speziellen Halbleiter-Chips realisiert werden.

Für den Montageprozeß zum Verbinden oder Bonden des Chips mit der Schaltungsplatine stehen zwei Methoden zur Verfügung: Nach der ersten Methode werden diese Elemente durch Fließlötverbindung miteinander verbunden, während nach der anderen Methode zunächst ein Fließlöt des Chips und ein Formen der Kontaktwarzen und anschließend ein erneutes Fließlöt für das Verbinden oder Bonden erfolgen. Obgleich jede dieser Methoden bei der Erfindung angewandt werden kann, kann es einen Fall geben, in welchem eine Verbesserung an einer Facedown-Bondingvorrichtung zum Montieren des Chips auf der Schaltungsplatine hinzugefügt werden muß. Insbesondere dann, wenn — wie bei der letzteren Methode — das

Fließlöt vor dem Verbinden oder Bonden erfolgt, ist es schwierig, die Höhe der Kontaktwarze mit der Höhe des Wandelements übereinstimmen zu lassen. Aus diesem Grund ist ein Arbeitsgang nötig, bei dem einmal ein Druck auf den Chip ausgeübt wird, um alle Kontaktwarzen und das Wandelement mit der Schaltungsplatine in Berührung bzw. Kontakt zu bringen, worauf der Druck aufgehoben wird. Bei der erstgenannten Methode ist ein solcher Arbeitsgang allerdings nicht nötig, weil die Kontaktwarzen und das Wandelement bezüglich der Höhe miteinander übereinstimmen. Dennoch begünstigt die Durchführung eines solchen Arbeitsgangs die Reduzierung der Ausschußrate.

Nachstehend ist eine dritte Ausführungsform der Erfindung erläutert.

Gemäß der Darstellung von Fig. 7, in welcher der Halbleiter-Chip von der Verbindungs- oder Übergangsfläche der Kontaktwarzen und des Wandelements sowie der Schaltungsplatine her gesehen veranschaulicht ist, unterscheidet sich diese Halbleiteranordnung von den oben beschriebenen Ausführungsformen darin, daß das Wandelement durch Lücken Ch unterbrochen ist. Bei dieser Ausführungsform sind zwei Lücken vorgesehen. Die Lücken Ch werden durch Aussparen einer rahmenförmigen Elektrode in der Verarbeitungs- oder Fertigungsstufe ausgebildet und bleiben auch nach der Fließlötverbindung als Öffnungen zurück. Diese Öffnungen werden zum Ersetzen der inneren Atmosphäre benutzt. Ihre Höhe beträgt etwa 50 µm, ihre Breite etwa 300 µm.

Das Fließlötverbinden von Chip und Schaltungsplatine erfolgt unter Verwendung eines Flußmittels an der Luft oder in ihrer reduzierten (reduzierenden) Atmosphäre. Der Zweck davon besteht darin, zur Gewährleistung einer guten Verbindung den Oxidfilm auf der Lötmetalloberfläche zu beseitigen. Bei Verwendung eines Flußmittels erfolgt ein Waschen durch die Öffnungen hindurch. Sodann wird die Anordnung in eine Atmosphäre eines Inertgases, wie Stickstoff, eingebracht, um die innere Atmosphäre zu ersetzen; gleichzeitig werden Lötmetallblöcke einer Größe von 40 x 250 x 350 µm in die Öffnungen eingesetzt, worauf die Öffnungen durch Fließlöt verschlossen werden. Auf diese Weise kann eine Inertgasatmosphäre in das Innere der Halbleiteranordnung eingedichtet sein.

Wenn eine Fließlötverbindung in einer Inertgasatmosphäre vorgenommen wird, sind die bei dieser Ausführungsform dargestellten Öffnungen nicht unbedingt erforderlich.

Im folgenden ist eine Festkörper-Kamera gemäß einer vierten Ausführungsform der Erfindung beschrieben.

Fig. 8 ist eine Querschnittsdarstellung; Fig. 9 ist ein Schnitt längs der Linie IX-IX in Fig. 8, und Fig. 10 ist eine in vergrößertem Maßstab gehaltene Darstellung eines wesentlichen Abschnitts. Ein CCD-Chip 101 wird mit nach unten weisender Hauptfläche über Kontaktwarzen 4 mit einer Glasplatte 102 verbunden, auf welcher Drähte bzw. Leiter 9 geformt sind. Ein durch Ausbildung einer Vergoldungsschicht auf einem Kupfermuster geformtes, 50 µm hohes und 80 µm breites Wandelement 103 wird mit sowohl der Oberfläche des CCD-Chips 101 als auch derjenigen der Glasplatte 102 so verbunden bzw. gebondet, daß es einen Pixelbereich 105 umschließt. An der Außenseite des Wandelements wird ein Gießharz 106 eingefüllt.

Das Wandelement 103 wird durch Ausbildung von Kontaktwarzen 4 auf dem Chip 101 und gleichzeitiges Ausbilden eines Kupfermusters und einer Vergoldung

durch Galvanisieren darauf geformt.

Mit dieser Ausgestaltung kann der Temperaturanstieg am CCD-Chip unterdrückt werden, so daß eine Abnahme der relativen Empfindlichkeit aufgrund einer Vergrößerung des Dunkelstroms unterdrückt werden kann. Da die Temperatur an der Glasplattenoberfläche aufgrund der vom CCD-Chip übertragenen Wärme ansteigt und auf einem Wert oberhalb der Temperatur der inneren Atmosphäre bleibt, kann eine Taukondensation verhindert werden. Wenn ein Gießharz einer vergleichsweise niedrigen Viskosität benutzt wird, kann das Wanelement zum Anhaften des Fließens des Harzes benutzt werden, wodurch es einfach wird, eine Gasschicht am Pixelbereich 105 zu belassen. Wie durch die Pfeile in Fig. 10 dargestellt, welche die Wärmeübertragungs- oder -übergangsstrecke in der Festkörper-Kamera angeben, wird die im Pixelbereich 105 nahe der Mitte des CCD-Chips 101 erzeugte Wärme über das Wanelement 103 zur Glasplatte oder -platine 102 übertragen. Die auf dieser Strecke übertragene Wärmemenge ist wesentlich größer als die über die Kontaktwarzen übertragene Wärmemenge. Auf diese Weise wird die vom CCD-Chip zur Glasplatte abgeführte Wärme unter Erwärmung der Glasplattenoberfläche in allen Richtungen verteilt.

Eine Taukondensation (Kondenswasserbildung) tritt unter folgenden Bedingungen auf: Wenn eine wasserdampfhaltige Atmosphäre auf einen festen Körper trifft, dessen Oberflächentemperatur niedriger ist als die Temperatur der Atmosphäre, wird sie an diesem Körper teilweise so stark abgekühlt, daß sie den Dampfsättigungspunkt überschreitet und damit in der Atmosphäre enthaltender Wasserdampf zu Wasser wird, das an der Oberfläche des festen Körpers anhaftet. Zur Vermeidung einer solchen Erscheinung muß die in der Atmosphäre enthaltene Menge an Wasserdampf reduziert oder die Temperatur des festen Körpers über derjenigen der Atmosphäre gehalten werden. Bei der vorliegenden Ausführungsform kann durch Erhöhung der Temperatur der Glasplatte 102 eine Taukondensation auf ihrer Oberfläche vermieden werden.

Bei der Facedown-Anordnung, wie bei dieser Ausführungsform, wird im Betrieb der CCD-Anordnung an deren Oberfläche eine Temperatur von bis zu etwa 80°C gemessen. Durch wirksame Abführung dieser Wärme auf die Glasplatte wird eine Taukondensation verhindert, sofern die interne Atmosphäre den Sättigungsdampfzustand bei 80°C oder höher auch bei einer etwaigen Unterbrechung der Übertragung oder Abführung nicht erreicht. Derzeit werden 60°C und 90% relative Luftfeuchtigkeit als Kriterien für die Zuverlässigkeitsbewertung zugrundegelegt. Unter solchen Bedingungen ist keine Taukondensation zu erwarten. Im praktischen Gebrauch wird eine übliche Kamera kaum jemals in einem Sättigungsdampfzustand bei 80°C oder höher benutzt. Demzufolge kann erwartet werden, daß im praktischen Gebrauch zufriedenstellende Zuverlässigkeit gewährleistet ist. Obgleich bei dieser Ausführungsform das Wanelement 103 und die Kontaktwarzen im gleichen Prozeß bzw. Arbeitsgang geformt werden, kann das Wanelement 103 im voraus getrennt ausgebildet und beim Facedown-Bonden zur Bildung einer einstückigen Einheit in einer spezifizierten Stellung ausgerichtet oder justiert werden. Diese Methode bietet den Vorteil, daß der Werkstoff des Wanelements 103 frei gewählt werden kann. Diese Methode erfordert jedoch eine Maßnahme zum Verbinden bzw. Bonden des Wanelements entweder mit dem CCD-Chip 101 oder

mit der Glasplatte 102 zu einer einstückigen Struktur.

Obgleich bei dieser Ausführungsform das Wanelement 103 aus einem ununterbrochenen rahnenförmigen Element besteht, kann es auch Lücken aufweisen. In diesem Fall sind alle oben angegebenen Wirkungen unmöglich zu erzielen, doch kann die Hauptwirkung bzw. die Wirkung der Verbesserung der Wärmeleitfähigkeit erzielt werden. Wenn beispielsweise durch Kugelbonden (ball bonding) mehr als eine Säule geformt wird, oder wenn in einem Arbeitsgang kleine Metallkugeln zum Anhaften gebracht werden, entstehen zahlreiche Lücken. Je nach der Viskosität des Harzes kann dieses jedoch aus den Lücken fließen, wobei es möglich ist, daß die leichte Ausbildung einer Gasschicht oder aber der Wärmeübertragungswirkungsgrad beeinträchtigt wird.

Weiterhin ist es wünschenswert, das Wanelement möglichst dicht um den Pixelbereich herum anzuordnen. Die die größte Wärmemenge im Aktivbereich des CCD-Chips erzeugende Wärmequelle ist nämlich der Pixelbereich selbst. Infolgedessen steigt die Temperatur im Mittelbereich am stärksten an. Folglich wird durch Anordnen des Wanelements um den Pixelbereich herum, wie bei dieser Ausführungsform, der höchste Wirkungsgrad bezüglich der Wärmeableitung erreicht. Eine Taukondensation kann an den Rändern der Luftschicht oder um den Pixelbereich herum stattfinden. Im Hinblick darauf sollte das Wanelement möglichst dicht um den Pixelbereich herum angeordnet sein.

Obgleich bei dieser Ausführungsform das Wanelement aus vergoldetem Kupfer besteht, können auch andere Werkstoffe benutzt werden. Beispielsweise können Metalle einer gewissen Wärmeleitfähigkeit, wie Silber, Gold, Eisen und Aluminium sowie Legierungen davon, verwendet werden. Die Stelle, an welcher das Wanelement geformt ist oder wird, ist nicht auf die Position um den Pixelbereich herum beschränkt. Das Wanelement kann außerhalb der Kontaktwarzenverbindung oder in deren Nähe um den Chip herum ausgebildet sein.

Im folgenden ist eine fünfte Ausführungsform der Erfindung erläutert.

Fig. 11 ist eine Schnittansicht einer Kontaktwarzenstruktur bei einer fünften Ausführungsform der Erfindung. Eine Kontaktwarze 4 ist auf einem aus Aluminium bestehenden, auf einem Halbleiter-Chip 1 erzeugten Elektrodenpad 5 ausgebildet. Um das Elektrodenpad 5 herum ist eine Isolierschicht 50 aus Siliziumoxid mit einer Öffnung an einer Stelle entsprechend dem Pad 5 geformt. Auf dem Elektrodenpad 5 ist eine 500 nm dicke erste Sperren- oder Barrierenschicht 51 einer dreilagigen Struktur aus Titan, Nickel und Gold ausgebildet. Auf der ersten Barrierenschicht sind eine 30–40 µm dicke erste Tragschicht 52 aus Blei, eine 500 nm dicke zweite Barrierenschicht 53 aus Kupfer oder Palladium und eine 5–10 µm dicke Tragschicht 54 aus einer Legierung mit 40 Gew.-% Blei und 60 Gew.-% Zinn in der angegebenen Reihenfolge stapelartig übereinander ausgebildet. Der Schmelzpunkt der ersten Tragschicht 52 ist höher als derjenige der zweiten Tragschicht 54, und sie ist so ausgelegt oder gewählt, daß die Fließspannung oder Streckgrenze bei Raumtemperatur niedrig sein kann.

Ein Verfahren zum Formen der Kontaktwarze 4 ist im folgenden erläutert.

Gemäß Fig. 12A wird auf dem Halbleiter-Chip 1, auf welchem das Elektrodenpad 5 geformt worden ist, der Isolierfilm 50 durch Zerstäubungstechnik oder chemische Aufdampftechnik erzeugt. In einem Ätzzvorgang wird im Isolierfilm 50 (an einer Stelle) entsprechend dem

Elektrodenpad 5 ein Öffnungsabschnitt hergestellt. Durch Erzeugung einer Titanschicht, einer Nickelschicht und einer Goldschicht in der angegebenen Reihenfolge auf der Gesamtoberfläche durch Zerstäubung oder Aufdampfung wird die erste Barrierenschicht 51 ausgebildet.

Anschließend wird gemäß Fig. 12B auf der ersten Barrierenschicht 51 eine 30–50 µm dicke Resistschicht R geformt. Auf photolithographischem Wege wird ein Öffnungsabschnitt H nur über dem Elektrodenpad 5 ausgebildet.

Sodann wird gemäß Fig. 12C unter Heranziehung der ersten Barrierenschicht 51 als Plattier- oder Galvanisierelektrode die erste Blei-Tragschicht 52 einer Säulenform durch Galvanisieren so erzeugt, daß sie den Öffnungsabschnitt H ausfüllt. Hierauf werden die zweite Barrierenschicht 53, aus Nickel, Kupfer oder Palladium und die zweite Tragschicht 54 mit 40 Gew.-% Blei und 60 Gew.-% Zinn nacheinander durch Galvanisieren erzeugt, um die Kontaktwarze 4 zu bilden.

Anschließend wird gemäß Fig. 12D das Resistmuster R mittels einer Abblätterungslösung entfernt.

Daraufhin wird gemäß Fig. 12E unter Benutzung der Kontaktwarze 4 als Maske der vom Bereich unmittelbar unter der Kontaktwarze 4 verschiedene Bereich oder Abschnitt der ersten Barrierenschicht 51 weggeätzt.

Die Ausbildung der ersten Tragschicht 52, der zweiten Barrierenschicht 53 und der zweiten Tragschicht 54 braucht nicht unbedingt durch Galvanisieren (electroplating) erfolgen. Hierfür können auch stromloses Plattieren oder Galvanisieren, Vakuumaufdampfung oder Zerstäubung benutzt werden. Beim Vakuumaufdampfen oder Zerstäuben kann die Metallschicht, die auf dem vom Öffnungsabschnitt H verschiedenen Bereich abgelagert ist, durch Abheben im Resist-Abblätterungsvorgang entfernt werden.

Eine Kombination aus der ersten Tragschicht und der zweiten Tragschicht ist nicht auf die oben beschriebene Kombination beschränkt. Andere annehmbare Kombinationen sind eine Kombination aus einer Blei-Zinn-Legierung und einer Wismut-Zinn-Legierung, eine Kombination aus einer Indium-Blei-Zinn-Legierung und einer Wismut-Zinn-Legierung sowie eine Kombination aus einer Blei-Zinn-Legierung und einer Antimon-Zinn-Legierung.

Die Fig. 13A bis 13C veranschaulichen jeweils in Schnittansicht ein Verfahren zum Verbinden der auf beschriebene Weise hergestellten Kontaktwarzen mit der Schaltungsplatine.

Gemäß Fig. 13A wird der Halbleiter-Chip 1, auf welchem eine Kontaktwarze 4 geformt ist, zur Verdrahtungsplatine 2 so justiert, daß die Kontaktwarze 4 einer auf der Verdrahtungsplatine ausgebildeten Anschlußelektrode 8 zugewandt ist bzw. gegenübersteht.

Durch Druckbeaufschlagung des Halbleiter-Chips 1 und der Verdrahtungsplatine 2 gemäß Fig. 13B wird sodann ein vorübergehendes Verbinden oder Bonden erreicht.

Anschließend werden gemäß Fig. 13C der Halbleiter-Chip 1 und die Verdrahtungsplatine 2 auf 220°C erwärmt, um die zweite Tragschicht 57 anzuschmelzen (to fuse). Dabei wird die erste Tragschicht 52 nicht angeschmolzen, so daß ihre Form unverändert bleibt, weil ihr Schmelzpunkt 327°C beträgt. Bei einer Senkung der Temperatur des Halbleiter-Chips 1 und der Verdrahtungsplatine 2 wird hierauf die zweite Tragschicht 54 zum Erstarren gebracht, wodurch der Halbleiter-Chip 1 elektrisch und mechanisch mit der Verdrahtungsplatine

2 verbunden wird.

Aufgrund dieser Ausgestaltung wird die Kontaktwarze 4 beim Verbinden weniger stark verformt. Da somit die Möglichkeit für einen Kurzschluß zwischen benachbarten Kontaktwarzen aufgrund eines Fließens derselben weniger wahrscheinlich ist, kann der Abstand zwischen benachbarten Kontaktwarzen auf einen kleineren Teilungs- oder Mittenabstand eingestellt werden. Die Kontaktwarze 4 besitzt nach dem Verbinden eine solche Form, daß die Elektrode ausreichend hoch bleiben kann.

Da ferner im Bereich nahe Raumtemperatur die Fließspannung der ersten Tragschicht 52 niedriger ist als diejenige der zweiten Tragschicht 54, unterliegt nach dem Verbinden die erste Tragschicht 52 eher einer Verspannung als die zweite Tragschicht 54. Wenn somit nach dem Verbinden aufgrund einer von außen einwirkenden Kraft eine Verspannung oder ein Verzug auftritt, verformt bzw. verzieht sich die erste Tragschicht 52, nicht aber die zweite Tragschicht 54, durchgehend. Da die erste Tragschicht 52 den größten Teil des Volumens der Kontaktwarze 4 einnimmt, verteilt sich die Verspannung oder der Verzug nahezu vollständig durch die Kontaktwarze 4 hindurch. Aus diesem Grund wird eine Verspannung oder ein Verzug pro Volumeneinheit geringer, so daß diesbezüglich eine höchst zuverlässige Halbleiteranordnung bereitgestellt werden kann.

#### Patentansprüche

1. Halbleiteranordnung, umfassend:  
einen Halbleiter-Chip (1) mit einer ersten Fläche, auf der ein Hauptbereich geformt ist,  
eine Anzahl von auf der ersten Chip-Fläche ausgebildeten Chipelektroden (5),  
eine dem Chip zugewandt oder gegenüberstehend angeordnete Schaltungsplatine (2) mit einer ersten Fläche, welche der ersten Fläche des Chips zugewandt ist,  
eine Anzahl von auf der Platine in Entsprechung zu den Chipelektroden angeordneten Platinenelektroden (8),  
eine Anzahl von Kontaktwarzen (4) zum Verbinden der Chipelektroden mit den Platinenelektroden auf einer 1 : 1-Basis, wobei die Kontaktwarzen aus Lötmetall bestehen, und  
ein mit der ersten Fläche des Chips sowie der ersten Fläche der Platine verbundenes und zur Verbindung zwischen dem Chip und der Platine beitragendes Wanelement (3), das aus einem Lötmetall hergestellt und so angeordnet ist, daß es die Kontaktwarzen nicht berührt.
2. Halbleiteranordnung nach Anspruch 1, dadurch gekennzeichnet, daß das Lötmetall der Kontaktwarzen (4) und das Lötmetall des Wanelements (3) im wesentlichen das gleiche Metall sind.
3. Halbleiteranordnung nach Anspruch 2, dadurch gekennzeichnet, daß eine erste Verbindungsschicht (6) aus im wesentlichen dem gleichen Material wie das der Chipelektroden zwischen dem Chip (1) und dem Wanelement (3) vorgesehen ist und eine zweite Verbindungsschicht (7) aus im wesentlichen dem gleichen Material wie das der Platinenelektrode zwischen der Platine (2) und dem Wanelement (3) vorgesehen ist.
4. Halbleiteranordnung nach Anspruch 3, dadurch gekennzeichnet, daß das Wanelement (3) den Hauptbereich ununterbrochen umgibt und damit

zwischen dem Chip (1) und der Platine (2) einen geschlossenen Raum bildet.

5. Halbleiteranordnung nach Anspruch 3, dadurch gekennzeichnet, daß das Wanelement (3) die Kontaktwarzen (4) umgebend oder umschließend angeordnet ist.

6. Halbleiteranordnung nach Anspruch 3, dadurch gekennzeichnet, daß die Kontaktwarzen (4) das Wanelement (103) umgebend angeordnet sind.

7. Halbleiteranordnung nach Anspruch 3, dadurch gekennzeichnet, daß zwischen dem Chip (101) und der Platine (102) eine Harzversiegelungsschicht (Gießharzschicht) (106), das Wanelement (103) umgebend, vorgesehen ist.

8. Halbleiteranordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Kontaktwarzen (4) erste und zweite, aus ersten bzw. zweiten Lötmetallen bestehende und stapelartig übereinander angeordnete Tragschichten (52, 54) aufweisen, wobei die zweite Tragschicht (54) im Vergleich zur ersten Tragschicht (52) dünner ist und einen niedrigeren Schmelzpunkt sowie eine höhere Fließspannung (oder Streckgrenze) aufweist.

9. Halbleiteranordnung nach Anspruch 8, dadurch gekennzeichnet, daß die erste Tragschicht (52) an der Seite des Chips und die zweite Tragschicht (54) an der Seite der Platine angeordnet ist.

10. Halbleiteranordnung, umfassend:  
einen Halbleiter-Chip (1) mit einer ersten Fläche, auf der ein Hauptbereich geformt ist,  
eine Anzahl von auf der ersten Chip-Fläche ausgebildeten Chipelektroden (5),  
eine dem Chip zugewandt oder gegenüberstehend angeordnete Schaltungsplatine (2) mit einer ersten Fläche, welche der ersten Fläche des Chips zugewandt ist,

eine Anzahl von auf der Platine in Entsprechung zu den Chipelektroden angeordneten Platinenelektroden (8),

eine Anzahl von Kontaktwarzen (4) zum Verbinden der Chipelektroden mit den Platinenelektroden auf einer 1 : 1-Basis, wobei die Kontaktwarzen aus Lötmetall bestehen, und

ein mit der ersten Fläche des Chips sowie der ersten Fläche der Platine verbundenes und zur Verbindung zwischen dem Chip und der Platine beitragendes Wanelement (3), welches den Hauptbereich ununterbrochen umgibt oder umschließt und damit im wesentlichen einen geschlossenen Raum zwischen dem Chip und der Platine bildet.

11. Halbleiteranordnung nach Anspruch 10, dadurch gekennzeichnet, daß das Wanelement (3) im wesentlichen aus dem gleichen Lötmetall wie die Kontaktwarzen (4) besteht und so angeordnet ist, daß es die Kontaktwarzen nicht berührt.

12. Halbleiteranordnung nach Anspruch 11, dadurch gekennzeichnet, daß eine erste Verbindungsschicht (6) aus im wesentlichen dem gleichen Material wie das der Chipelektroden zwischen dem Chip (1) und dem Wanelement (3) vorgesehen ist und eine zweite Verbindungsschicht (7) aus im wesentlichen dem gleichen Material wie das der Platinenelektroden zwischen der Platine (2) und dem Wanelement (3) vorgesehen ist.

13. Halbleiteranordnung nach Anspruch 12, dadurch gekennzeichnet, daß zwischen dem Chip (101) und der Platine (102) eine Harzversiegelungsschicht (Gießharzschicht) (106), das Wanelement

(103) umgebend, vorgesehen ist.

14. Halbleiteranordnung nach Anspruch 13, dadurch gekennzeichnet, daß der Hauptbereich einen CCD-Pixelbereich (105) umfaßt.

15. Verfahren zur Herstellung von Halbleiteranordnungen, umfassend die folgenden Schritte:

Ausbilden einer Anzahl von Chipelektroden (5) auf einer ersten Fläche eines Halbleiter-Chips (1), auf dem ein Hauptbereich geformt ist,

Formen einer Anzahl von mit den Chipelektroden verbundenen Kontaktwarzen (4) und eines Wanelements (3) in solcher Anordnung, daß es die Kontaktwarzen nicht berührt, auf der ersten Fläche des Chips (1), wobei die Kontaktwarzen und das Wanelement aus Lötmetall hergestellt werden,

Ausbilden einer Anzahl von Platinenelektroden (8) auf einer ersten Fläche einer Schaltungsplatine (2), derart, daß sie den Chipelektroden (5) entsprechen bzw. mit diesen übereinstimmen,

Anordnen des Chips und der Platine in der Weise, daß sie einander gegenüberstehen oder zugewandt sind, derart, daß die erste Fläche des Chips (1) der ersten Fläche der Platine (2) zugewandt ist und jede der Kontaktwarzen (4) eine entsprechende der Platinenelektroden (8) berührt, und

Wärmebehandeln des Chips (1) und der Platine (2), während sie einander zugewandt bleiben, sowie gleichzeitiges Fließlötverbinden der Kontaktwarzen (4) und des Wanelements (3) mit der Platine.

16. Verfahren nach Anspruch 15, ferner umfassend den Schritt des Ausbildens einer ersten Anschluß- oder Verbindungsschicht (6) aus im wesentlichen dem gleichen Material wie die Chipelektroden (5) zusammen mit den Chipelektroden auf der ersten Fläche des Chips (1), wobei das Wanelement (3) auf der ersten Verbindungsschicht (6) geformt wird.

17. Verfahren nach Anspruch 16, ferner umfassend den Schritt des Ausbildens einer zweiten Anschluß- oder Verbindungsschicht (7) aus im wesentlichen dem gleichen Material wie die Platinenelektroden (8) zusammen mit den Chip- bzw. Platinenelektroden auf der ersten Fläche der Platine (2), wobei das Wanelement (3) mit der zweiten Verbindungsschicht (7) verbunden wird.

18. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß die Kontaktwarzen (4) und das Wanelement (3) aus im wesentlichen dem gleichen Material hergestellt und gleichzeitig geformt werden.

Hierzu 7 Seite(n) Zeichnungen

**THIS PAGE BLANK (USPTO)**

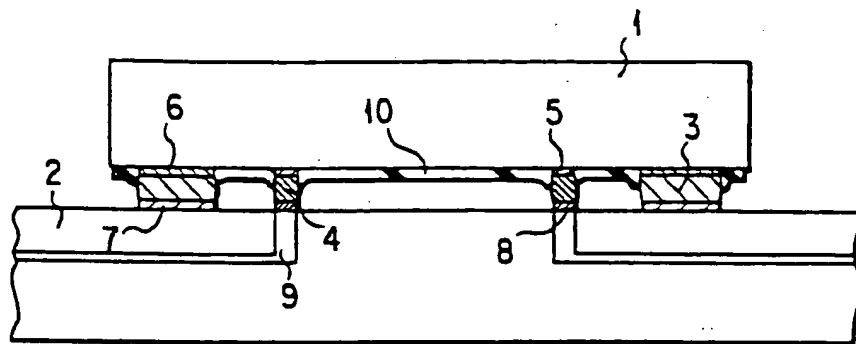


FIG. 1

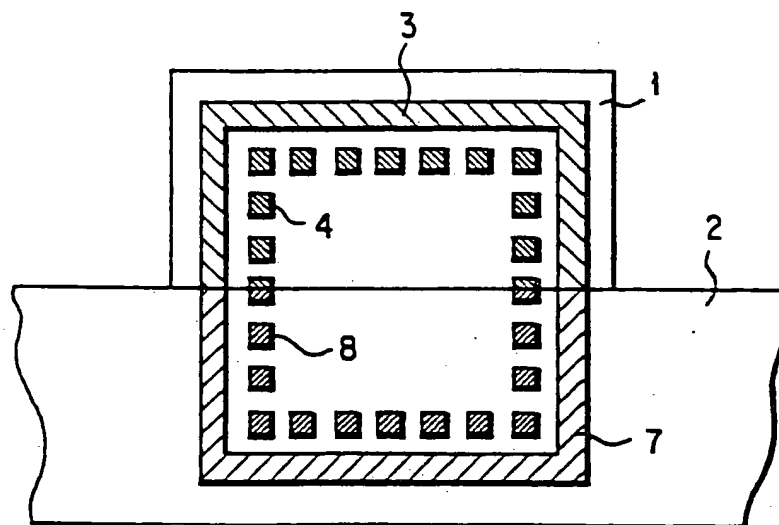


FIG. 2

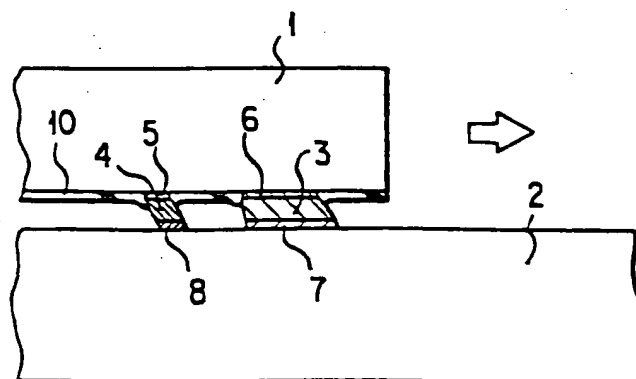


FIG. 3

**THIS PAGE BLANK (USPTO)**



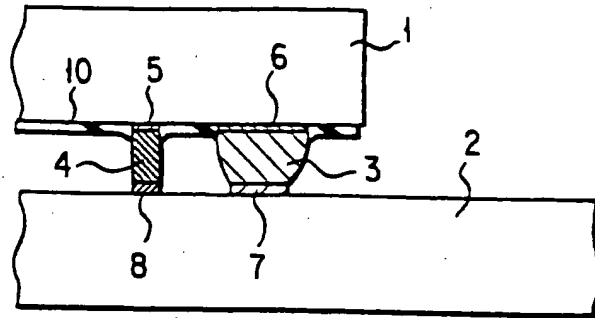


FIG. 4

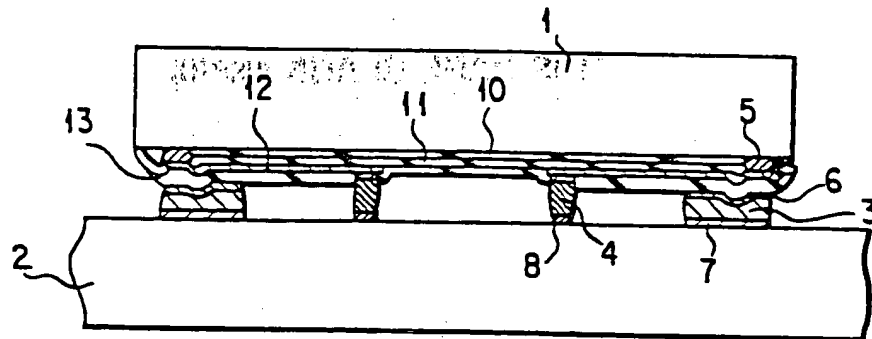


FIG. 5

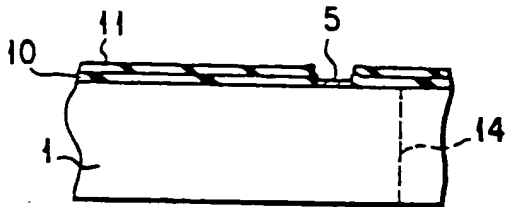


FIG. 6A

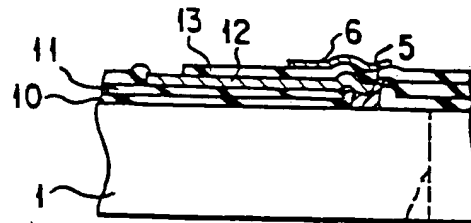


FIG. 6D

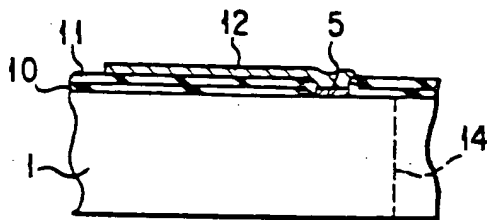


FIG. 6B

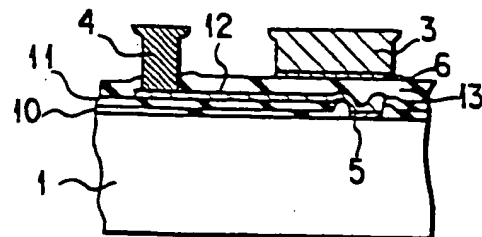


FIG. 6E

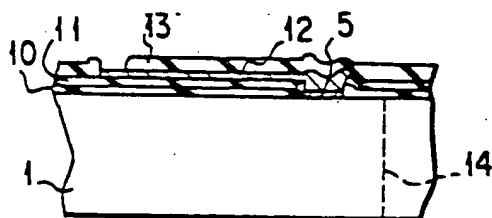


FIG. 6C

**THIS PAGE BLANK (USPTO)**

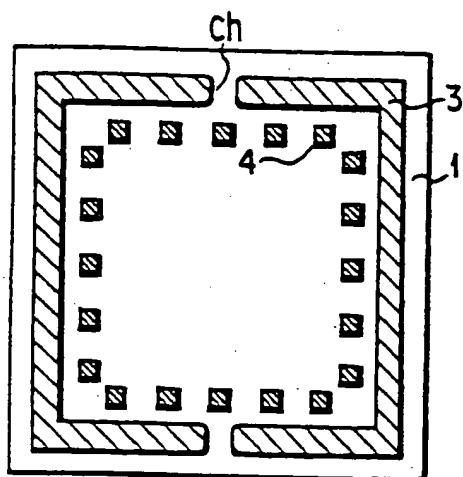


FIG. 7

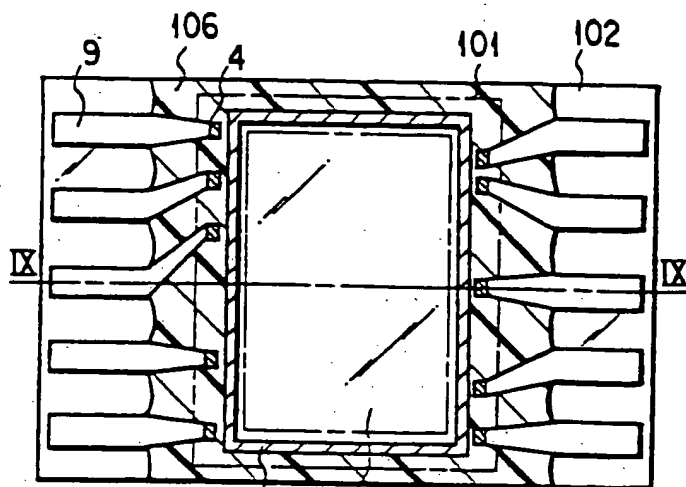


FIG. 8

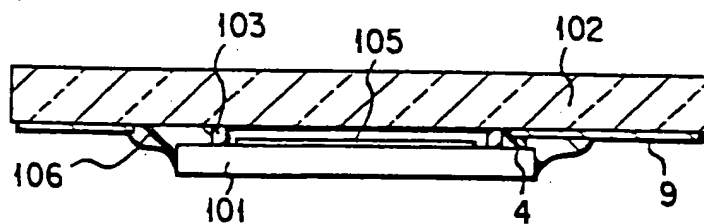


FIG. 9

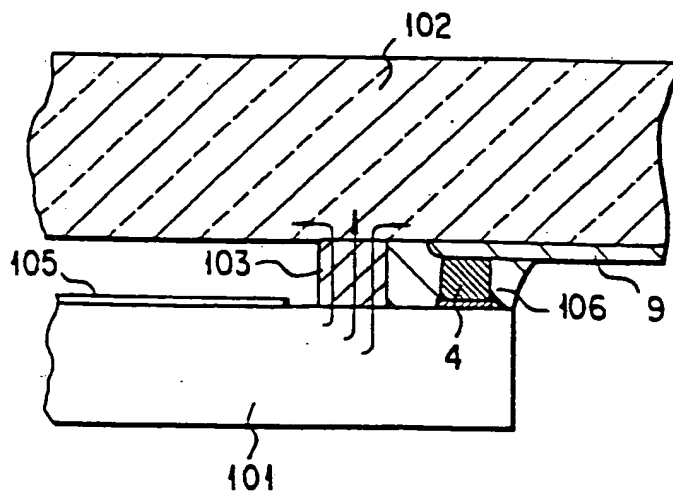


FIG. 10

**THIS PAGE BLANK (USPTO)**

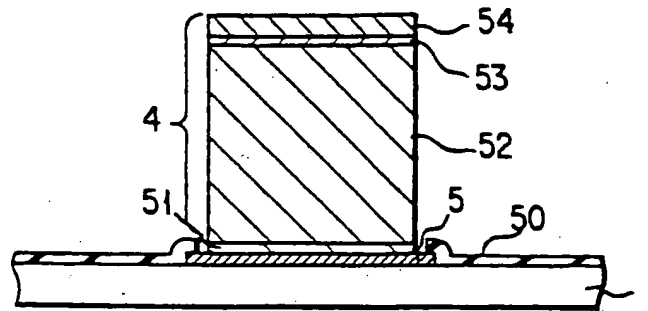


FIG. 11

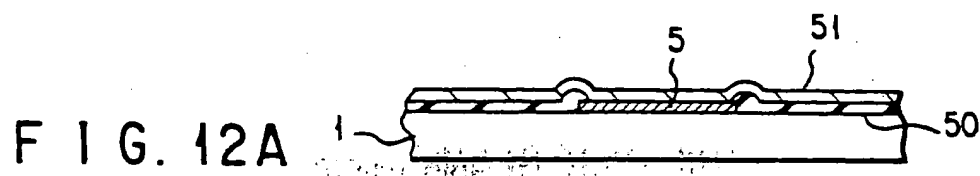


FIG. 12A

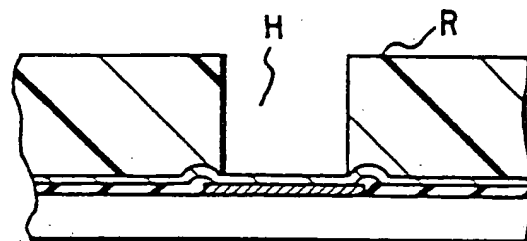


FIG. 12B

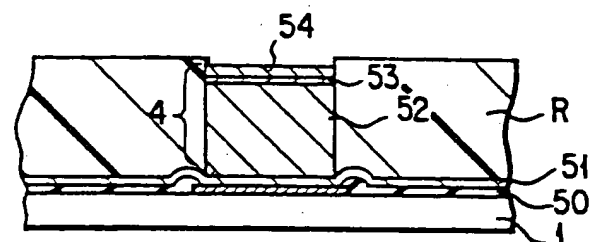


FIG. 12C

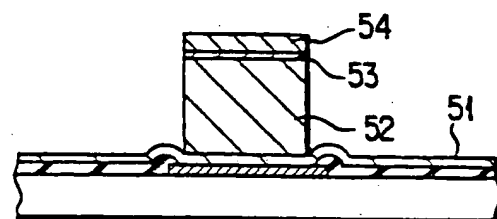


FIG. 12D

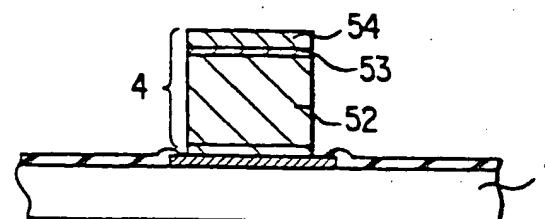


FIG. 12E

**THIS PAGE BLANK (USPTO)**

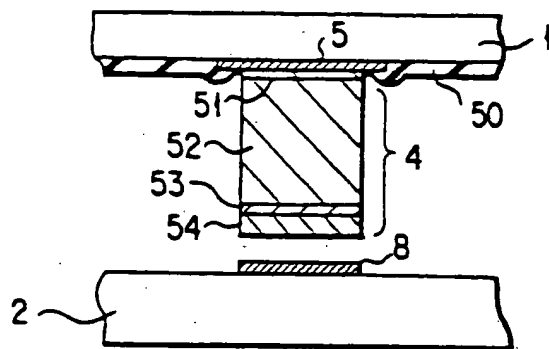


FIG. 13A

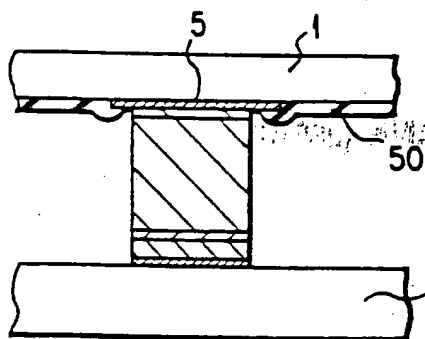


FIG. 13B

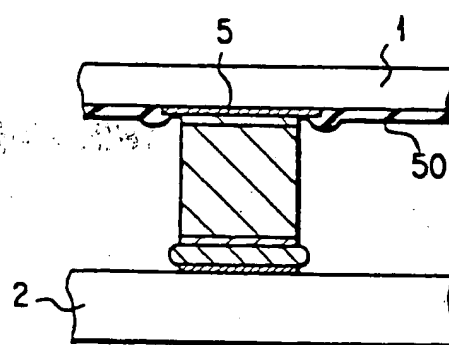


FIG. 13C

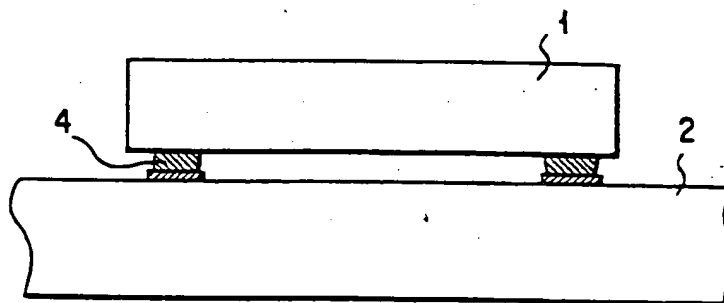


FIG. 14

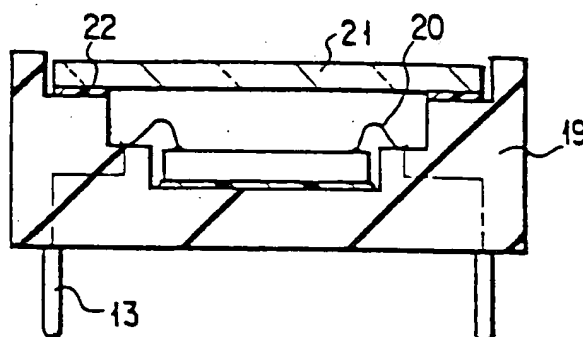


FIG. 15

**THIS PAGE BLANK (USPTO)**



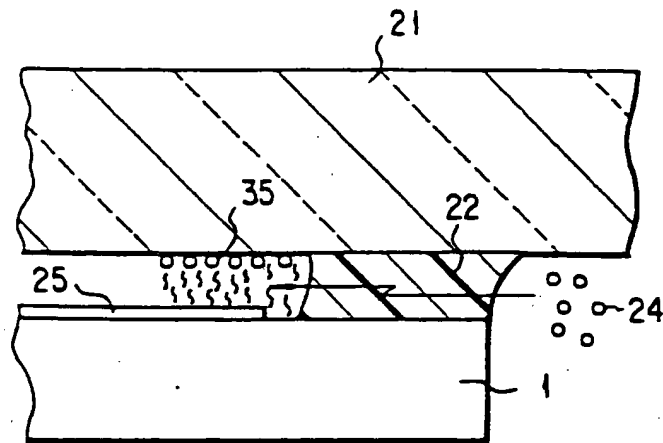


FIG. 16

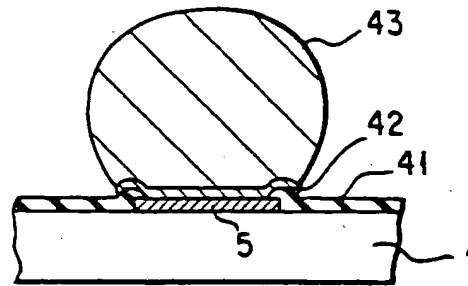


FIG. 17

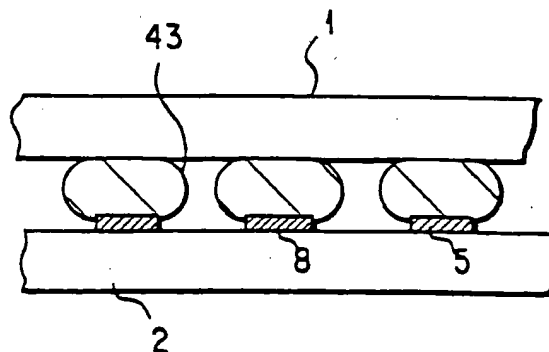


FIG. 18

**THIS PAGE BLANK (USPTO)**

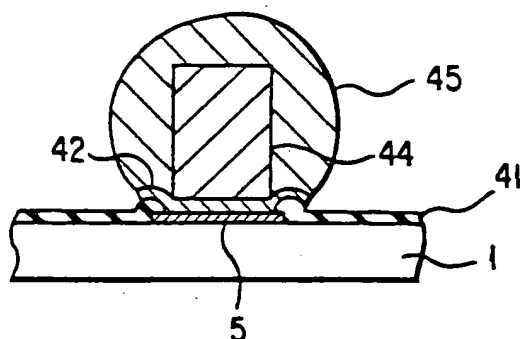


FIG. 19

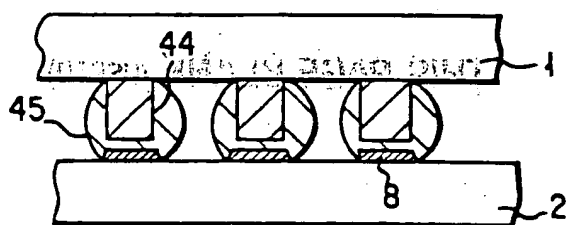


FIG. 20

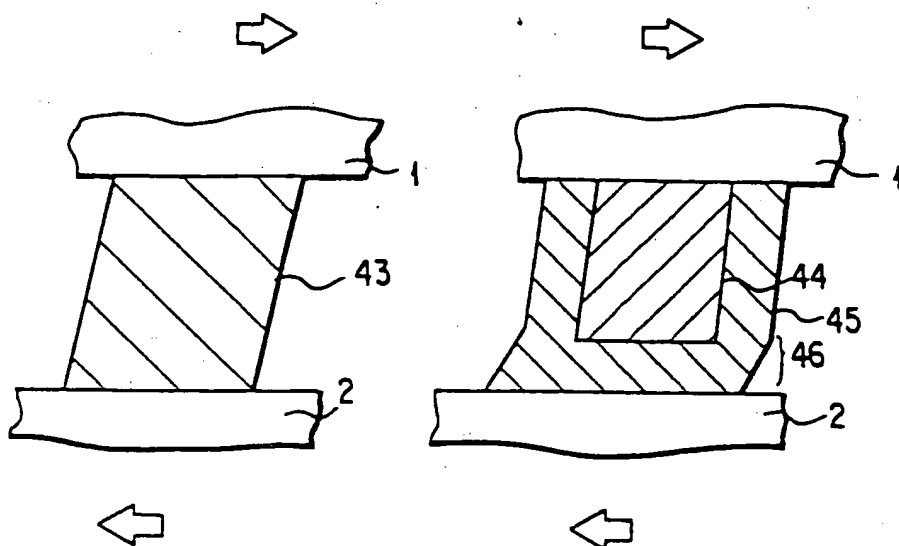


FIG. 21A

FIG. 21B

**THIS PAGE BLANK (USPTO)**

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)